



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: 11355799 A

(43) Date of publication of application: 24.12.99

(51) Int. Cl

H04N 9/78

(21) Application number: 10159052

(71) Applicant: SONY CORP

(22) Date of filing: 08.06.98

(72) Inventor: KOMORI KENJI

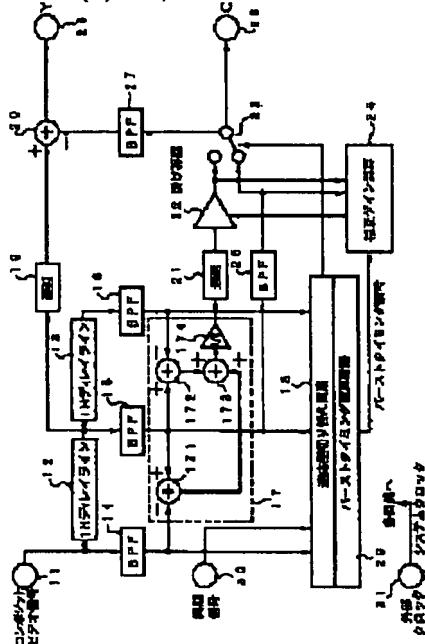
## (54) Y/C SEPARATION CIRCUIT AND DIGITAL IMAGE PROCESSOR

COPYRIGHT: (C)1999,JPO

## (57) Abstract:

PROBLEM TO BE SOLVED: To provide a Y/C separation circuit and a digital image processor capable of reducing dot noise in a free-run clock system.

SOLUTION: This Y/C (luminance/chrominance) separation circuit of the free-run clock system performs Y/C separation while canceling phase deviation in the case that the phase of color sub carrier waves is shifted back and forth by arithmetically processing the 3H portion of back-and-forth lines of composite video signals obtained by 1H (horizontal scanning period) delay lines 12 and 13. Also, a multiplier 22 is provided in the poststage of a comb-line filter arithmetic circuit 17 and the gain of the multiplier 22 is controlled based on the output signals of the comb-line filter arithmetic circuit 17 (actually, the output signals of the multiplier 22) in the burst section of the composite video signals and the output signals of a band-pass filter 25.







7

ンを掛けることによって元の信号を取り出すことができ

10036そこで、本実施形態に係るY/C分離回路では、図2に示す補正ゲイン演算回路24において、ベースト区間の直流成分を除いた信号を用いて、バンドパスフィルタ25の出力と、椭形フィルタ演算回路17の出力に掛け算器22で所定のゲインを掛けた後の絶対値を積分して得られた値をゲイン設定回路243で比較する。そして、両方の積分値が一致するように掛け算器22のゲインを調整する。容易に元の信号を取り出すことができる。

10037上述したように、フーリエクロクシシステムのY/C分離回路において、コンボジットビデオ信号の前3ライン分の信号と向士の相加に基づいてY信号とC信号を分離する3H椭形フィルタを用いたことにより、色階級法の位相によってその位相差をキャ

10038さらに、椭形フィルタ演算回路17の後段に掛け算器22を設け、コンボジットビデオ信号のペースト区間ににおける椭形フィルタ演算回路17の出力信号(実際には、掛け算器22の出力信号)とバンドパスフィルタ25の出力信号に基づいて掛け算器22のゲインを制御するようにしたことで、椭形フィルタ演算回路17における3H分の演算処理で振幅が小さくなつた場合であっても、これを補正することができるため、小さなった振幅に起因するドットノイズを防止できる。

10039また、3H椭形フィルタは、前後のラインの3H分の演算処理によってY/C分離を行ふものであることから、垂直方向に相關が無い場合、Y/C分離を行うこととなる。ところが、本実施形態においてY/C分離を行ふと、その分離処理を確実に行うことができないこととなる。ところが、本実施形態においては、椭形フィルタ演算回路17の演算に基づく3H椭形フィルタと、バンドパスフィルタ25による並列処理のバンドパスフィルタとを構成し、その選択が無い場合にはバンドパスフィルタ25の出力信号をC信号として選出することで、垂直方向に相關が無い場合でも確実にY/C分離を行うことができる。

10040なお、上記実施形態では、NTSCテレビジョン方式のコンボジットビデオ信号に適用した場合を例に説明したが、PALテレビジョン方式のコンボジットビデオ信号にも同様に適用可能である。この場合には、PALテレビジョン方式のコンボジットビデオ信号が2Hごとに色階級法の位相が反転するため、1Hディレイライン12、13に代えて2Hディレイライ

6

9

ンを用いるようにすれば良い。

10041図5は、本発明に係るデジタル画像処理装置のビデオ信号処理系の構成の一例を示すブロック図である。では、なお、デジタル画像処理系の構成の一例を示すブロック図である。

10042図5において、コンボジットビデオ信号またはセパレートビデオ信号のY信号は、切り替えスイッチ41によって選択的に取り込まれ、ローベースフィルタ(LPF)42を経てA/D変換器43でデジタル信号に変換された後、Y/C分離回路44に供給される。

10043このY/C分離回路44として、図1に示した本発明に係るY/C分離回路4として、これによれば、本発明に係るY/C分離回路が、先述したことにより、フーリエクロクシシステム構成であることから、外付け部品が必要なPLLを構成してラインに同期させたり、色階級法面積などの点有利となる。

10044一方、セパレートビデオ信号のC信号は、ローベースフィルタ42を経た後、A/D変換器46でデジタル信号に変換される。切り替えスイッチ47は、切り替えスイッチ41と連動し、Y/C分離回路44で分離されたC信号またはローベースフィルタ45およびA/D変換器46を経たC信号を選択的に色階級回路48に供給する。色階級回路48は、C信号に基づいて色差信号Cb、Crを生成するなどの処理を行う。

10045そして、本デジタル画像処理装置が例えばデジタルテレビジョンの場合には、Y信号および色差信号Cb、Crに基づいて後段の色信号処理回路(図示せず)でR(赤)、G(緑)、B(青)の3原色信号に変換される。その後、CRTやLCDなどの表示装置に供給され、画像表示が行われる。

10046また、本デジタル画像処理装置が例えばデジタルプリンタの場合には、Y信号および色差信号Cb、Crに基づいて後段の色信号処理回路(図示せず)でR、G、Bの3原色信号に変換された後、さらに色差換回路(図示せず)でY0(イエロー)、Mg(マゼンタ)、Cy(シアン)、K(クロ)の4色に変換されて出力装置に供給されて印刷出力される。

10047】以上説明したように、本発明によれば、コンボジットビデオ信号に対して非同期のクロックに基づいて動作するフーリエクロクシシステムにおいて、コンボジットビデオ信号の前後3ライン分の信号同士の相關に基づいて輝度信号と色信号を分離するようにしており、色階級法の位相が前後で変わっている場合に、前後のライン3H分の演算処理によってその位相差をキャッチすることができるため、外付け部品が必要となるPLLを構成しなくて済み、コストや基板面積などの点有利になるとともに、フーリエクロクシシステムで問題となるドット状を経験することにな

10

\*号処理系の構成の一例を示すブロック図である。

10048】本実用の実施形態に係るY/C分離回路を示すブロック図である。

10049】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10050】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10051】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10052】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10053】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10054】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10055】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10056】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10057】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10058】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10059】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10060】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10061】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10062】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10063】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10064】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10065】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10066】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10067】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10068】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10069】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10070】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10071】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

\*号処理系の構成の一例を示すブロック図である。

10072】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10073】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10074】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10075】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10076】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10077】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10078】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10079】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10080】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10081】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10082】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10083】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10084】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10085】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10086】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10087】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10088】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10089】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10090】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10091】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10092】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

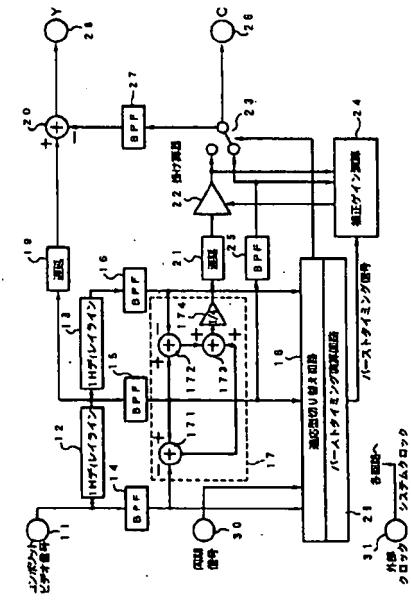
10093】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10094】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

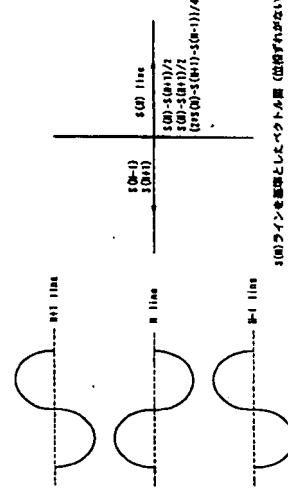
10095】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

10096】本実用の実施形態に係るY/C分離回路の具体的な構成の一例を示すブロック図である。

[図1]



【図3】

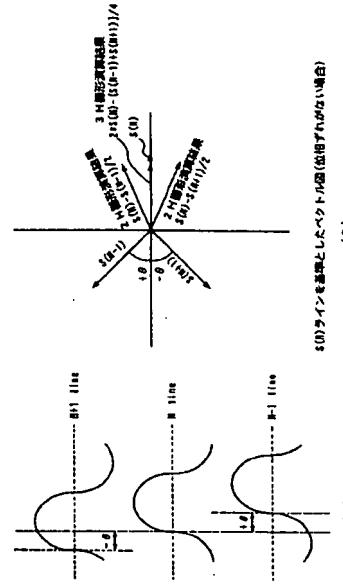


3(B) ラインを基準としたベクトル図 (位相ずれがない場合)

(A)

(B)

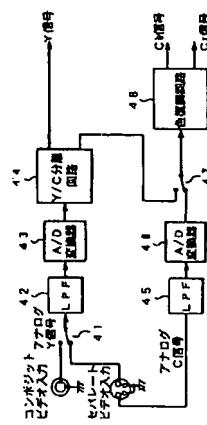
【図4】



3(D) ラインを基準としたベクトル図 (位相ずれがない場合)

(A)

【図5】



【図6】

